

KỸ THUẬT ĐIỀU CHẾ VEC-TƠ KHÔNG GIẢN ĐIỆN ÁP COMMON MODE CHO BIẾN TẦN 3 PHA 5 BẬC

Trần Thị Xuân Tuyền, Nguyễn Phú Công*

Trường Đại học Công Thương Thành phố Hồ Chí Minh

*Email: congnp@huit.edu.vn

Ngày nhận bài: 03/8/2023; Ngày nhận bài sửa: 14/10/2023; Ngày chấp nhận đăng: 25/10/2023

TÓM TẮT

Bài báo này trình bày một phương pháp điều chế xung chuyển mạch nhằm đảm bảo điện áp common mode trên bộ nghịch lưu 3 pha 5 bậc cascade trong giới hạn $\pm 1/3$ lần điện áp cấp nguồn cho mô-đun. Phương pháp được triển khai dựa trên kỹ thuật lựa chọn tổ hợp các vec-tơ đóng cắt mà chúng tạo ra giá trị điện áp giữa tâm pha tải và tâm của pha nguồn nằm trong giới hạn cho phép. Độ biến thiên điện áp dây được xem xét trong quá trình lựa chọn chuỗi xung chuyển mạch, đảm bảo biến thiên điện áp dây theo thời gian có giá trị thấp nhất. Các kết quả được kiểm chứng và đánh giá thông qua mô hình mô phỏng trên phần mềm Matlab/Simulink và PLECS.

Từ khóa: SVPWM (Space Vector Pulse Width Modulation-Điều chế độ rộng xung vec-tơ không gian), bộ biến đổi công suất đa bậc cascade, giảm điện áp common mode, bộ nghịch lưu đa bậc.

1. GIỚI THIỆU

Trong truyền động động cơ cảm ứng, điện áp common mode xuất hiện giữa điểm nối sao của động cơ cảm ứng và đất. Điện áp common mode này tạo ra điện áp ở phía trục rotor của động cơ. Nếu điện áp sinh ra trong trục động cơ vượt quá điện áp đánh thủng của chất bôi trơn trong ổ bi trục động cơ, thì nó sẽ gây ra dòng điện trong ổ bi. Điều này không tốt cho động cơ và cuối cùng dẫn đến hỏng hoặc sự cố trên động cơ. Ngoài việc ảnh hưởng đến các ổ bi của động cơ, dòng điện chạy trong các ổ bi còn gây ra hư hỏng cho các cực đầu ra và các thành phần điện tử được kết nối với động cơ. Ngoài ra, điện áp common mode còn gây ra hiện tượng nhiễu điện từ, dòng rò lớn gây nguy hiểm cho người và gây ra những kích hoạt không mong muốn cho các hệ thống bảo vệ. Chính vì vậy, kiểm soát điện áp common mode là một trong những vấn đề quan trọng trong nghiên cứu và thiết kế các bộ biến đổi công suất.

Phương pháp thiết kế, điều khiển các bộ biến đổi điện tử công suất theo cấu trúc mô-đun đang được chú trọng nghiên cứu và phát triển [1, 2]. Việc nghiên cứu cách thức ứng dụng phương pháp này vào thực tiễn là một nhiệm vụ quan trọng và cần thiết để chuyển năng lượng từ nguồn đến tải với hiệu suất cao nhất có thể [3]. Một trong những ưu việt phải kể đến của việc thiết kế theo cấu trúc mô-đun là có thể linh hoạt kết nối, thay thế nhằm đáp ứng công suất, điện áp yêu cầu [4]. Hiện tại, đây là hướng nghiên cứu rất có tiềm năng. Việc triển khai nghiên cứu, ứng dụng theo hướng điều khiển cấu trúc dạng mô-đun là xu thế tất yếu [5].

Nâng cao chất lượng điện năng, nâng cao chất lượng điều khiển và hiệu suất của các bộ biến đổi công suất luôn là mối quan tâm của các nhà nghiên cứu trên thế giới, trong đó có vấn đề làm giảm hoặc triệt tiêu điện áp common mode [6-8]. Các kỹ thuật giảm điện áp common mode dựa trên mạch phân cứng như sử dụng máy biến áp cách ly, dùng bộ lọc thụ động hoặc chủ động... Tuy nhiên, những giải pháp phân cứng này làm tăng đáng kể về chi phí, tăng kích thước mạch và phức tạp trong vận hành hệ thống.

Hiện nay, giải pháp giảm điện áp common mode đang được nghiên cứu và triển khai dựa trên hiệu chỉnh xung chuyển mạch của linh kiện. Giải pháp này được xem là tối ưu và mang lại hiệu quả kinh tế cao [9-11].

Nghiên cứu về các bộ biến đổi công suất năm bậc đang nhận được sự quan tâm của nhiều nhóm nghiên cứu. Đặc biệt các nghiên cứu về cấu hình 3 pha năm bậc dạng mô-đun cascade, cấu hình sử dụng các nguồn áp một chiều độc lập, nên không có sự dao động điện áp trên các bậc khi vận hành, tăng độ tin cậy của hệ thống so với các cấu hình năm bậc khác như liên kết tụ điện hay trung tính kẹp diode [12,

13]. Các nhóm nghiên cứu của các trường đại học trên thế giới cũng đang có những nghiên cứu và công bố về các kỹ thuật điều chế độ rộng xung (PWM - Pulse Width Modulation) cho bộ nghịch lưu áp năm bậc nhằm cải thiện chất lượng điện áp ngõ ra, cân bằng điện áp tụ, giảm tổn thất [13–15] ...

Các bộ nghịch lưu nguồn áp đa bậc ngày càng được ứng dụng trong rất nhiều trong lĩnh vực công nghiệp như hệ thống quang điện, hệ thống pin nhiên liệu, hệ thống tuabin gió, hệ thống điều khiển động cơ xoay chiều (AC - Alternating Current) và hệ thống phân phối điện [16, 17]. Các bộ nghịch lưu này được sử dụng rộng rãi bởi những thuận lợi như: hiệu suất cao, chi phí thấp và vận hành đơn giản. Hiện nay các phương pháp điều khiển bộ nghịch lưu đã và đang được nghiên cứu, ứng dụng ngày càng nhiều, cụ thể là các bộ nghịch lưu đa bậc. Vì chúng có thể tạo ra dạng sóng điện áp ngõ ra có chất lượng cao, độ méo dạng hài tổng thấp (THD - Total Harmonic Distortion), tổn hao chuyển mạch thấp và cũng không cần bộ lọc ngõ ra lớn [18, 19]. Các điều kiện chính để tạo ra số lượng các bậc điện áp ngõ ra khác nhau là sử dụng nhiều nguồn một chiều (DC - Direct Current) độc lập hoặc liên kết các nguồn DC ảo như tụ điện hoặc máy biến áp kết hợp với nhiều thiết bị chuyển mạch [20]. Các cấu hình đa bậc phổ biến như: diode kẹp (NPC - Neutral Point Clamped), tụ kẹp (Flying Capacitor) [21] và ghép tầng cascade [18]. Tuy nhiên khi sử dụng các bộ nghịch lưu này cũng có một nhược điểm đi kèm là sự phát sinh điện áp common mode. Điện áp common mode là điện áp giữa trung tính tải và tâm nguồn DC. Các nghiên cứu cho thấy ảnh hưởng của điện áp common mode lên các tải quay là rất đáng ngại. Vì thế có khá nhiều nghiên cứu nhằm giảm điện áp common mode trong các bộ nghịch lưu [6, 8]. Nghiên cứu [9, 12] chỉ ra rằng nghịch lưu đa bậc với số bậc lẻ có một số vec-tơ đóng cắt không sinh ra hoặc sinh ra điện áp common mode thấp và thực hiện mô tả vec-tơ điện áp mong muốn qua các vec-tơ này giúp giảm hoặc loại bỏ điện áp common mode, tuy nhiên việc lựa chọn các vec-tơ không sinh điện áp common mode trong bài báo trên vẫn còn phức tạp.

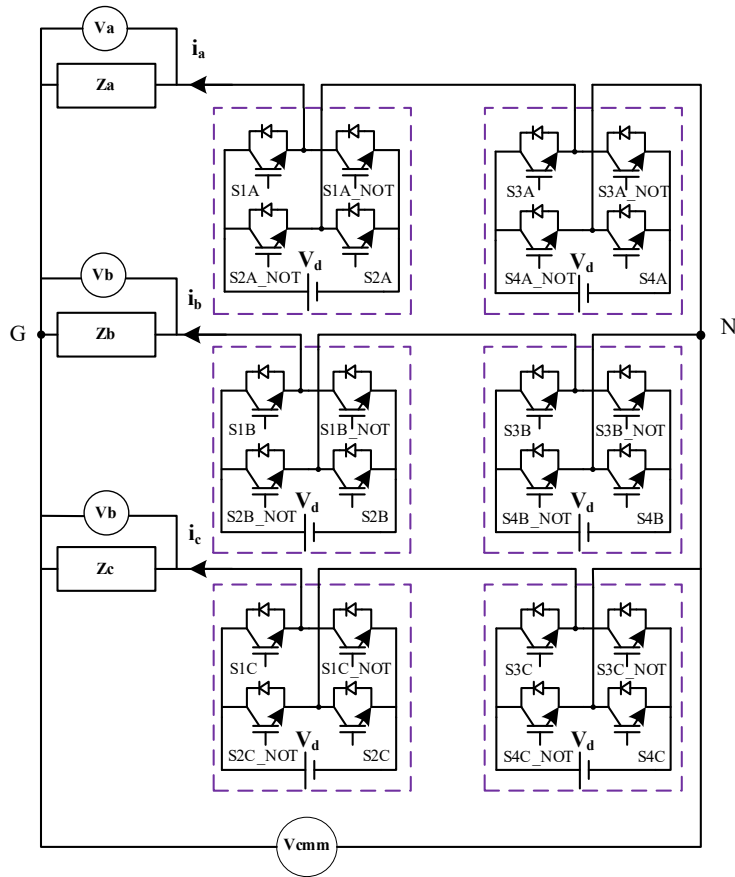
Phương pháp điều chế độ rộng xung sóng mang (CPWM - Carrier Pulse Width Modulation) đã được triển khai rất phổ biến trong các bộ biến đổi công suất đa pha đa bậc. Các kỹ thuật điều chế độ rộng xung sóng mang đa bậc có thể kể đến là PS (Phase Shift), PD (Phase Disposition), POD (Phase Opposition Disposition), APOD (Alternative Phase opposition Disposition)... Ưu điểm lớn nhất của kỹ thuật CPWM là thực hiện dễ dàng. Ưu điểm này càng thể hiện rõ rệt khi số pha của bộ biến đổi công suất tăng lên vì kỹ thuật này triển khai điều khiển từng pha riêng biệt. Do đó, việc triển khai CPWM trong các bộ biến đổi nhiều pha khá đơn giản. Tuy nhiên, phương pháp điều chế độ rộng xung sóng mang được thực hiện dựa trên nền kỹ thuật tương tự và không có một thuật toán chung cho tất cả các cấu hình [22–24].

Trong kỹ thuật điều chế đa bậc, kỹ thuật điều chế độ rộng xung vec-tơ không gian xử lý đồng thời tất cả các tín hiệu như một quá trình tổng thể [25]. Do đó, phương pháp SVPWM nổi bật với khả năng tối ưu hóa các trạng thái chuyển mạch, rất phù hợp khi triển khai trên các vi mạch kỹ thuật số [26]. Phương pháp SVPWM đã chứng minh tính hiệu quả, mang lại rất nhiều lợi ích về nâng cao hiệu suất trong các hệ thống một pha, ba pha [9]. Nhìn chung, giải thuật, phương pháp điều chế SVPWM đa bậc được tính toán dựa trên cấu hình cho trước với số lượng mô-đun trong mỗi pha, số lượng pha đã xác định trước và chúng không thay đổi trong quá trình vận hành. Xét về cấu trúc kết nối IGBT, SVPWM đã được sử dụng nhằm giải quyết bài toán các bộ biến đổi công suất 3 pha, 5 pha, 6 pha, 2x6 pha, 2x3 pha [17, 27, 28]. Ngoài nhiệm vụ chính là cung cấp các giải pháp chuyển mạch linh hoạt cho các công tắc IGBT, các nghiên cứu về SVPWM tập trung giải quyết các vấn đề: cân bằng điện áp của các tụ điện trong mô hình NPC đa bậc, cân bằng điện áp giữa các mô-đun trong các bộ biến đổi công suất đa bậc dạng mô-đun (MMC-Modular Multilevel Converter), giảm điện áp common mode, giảm THD, giảm tổn thất chuyển mạch, giải quyết bài toán khi bộ biến đổi công suất làm việc trong vùng quá điều chế [9, 29].

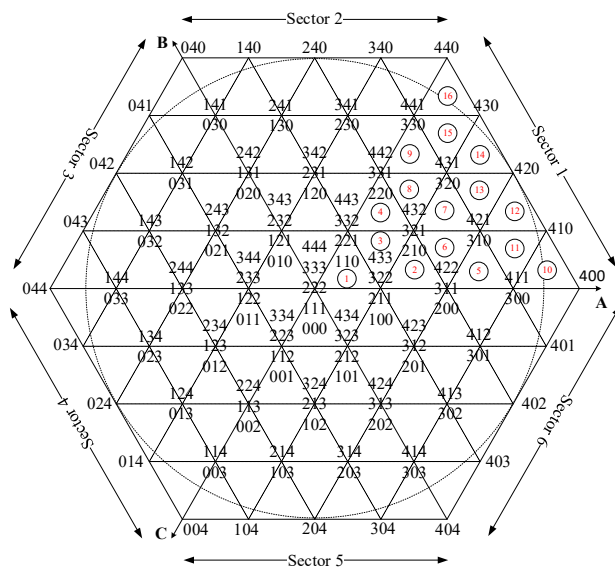
Nghiên cứu trình bày trong bài báo này định hướng tập trung giải quyết bài toán giảm điện áp common mode trên bộ nghịch lưu 3 pha 5 bậc cascade dựa trên nguyên tắc sử dụng tổ hợp các chuyển mạch có các trạng thái đóng ngắt sinh ra điện áp common mode trong giá trị giới hạn sử dụng phương pháp điều chế vec-tơ không gian. Giải thuật đề xuất để lựa chọn các vec-tơ phát sinh điện áp common mode trong giới hạn cho phép thực sự đơn giản. Giải thuật đề xuất được thực hiện trên mô hình mô phỏng Matlab/Simulink; đánh giá và so sánh tổn thất công suất được thực hiện trên phần mềm PLECS. Bài báo này bao gồm 4 nội dung như sau: 1. Giới thiệu. 2. Điều chế xung đóng cắt theo phương pháp vec-tơ không gian cho bộ nghịch lưu 3 pha 5 bậc cascade giảm điện áp common mode. 3. Kết quả mô phỏng và bàn luận. 4. Kết luận

2. ĐIỀU CHẾ XUNG ĐÓNG CẮT THEO PHƯƠNG PHÁP VEC-TƠ KHÔNG GIAN CHO BỘ NGHỊCH LƯU 3 PHA 5 BẬC CASCADE GIẢM ĐIỆN ÁP COMMON MODE

2.1. Vec-tơ không gian của bộ nghịch lưu



Hình 1. Nghịch lưu 3 pha 5 bậc cascade



Hình 2. Giảm đồ vec-tơ điện áp của bộ nghịch lưu điện áp 5 bậc.

Quá trình đóng ngắt các linh kiện tạo ra điện áp ba pha tải. Theo lý thuyết về không gian vec-tơ thì điện áp ba pha đó có thể biểu diễn dưới dạng vec-tơ không gian và nó sẽ thay đổi nhảy cấp trên hình lục giác đa bậc. Vị trí của mỗi vec-tơ điện áp trong không gian sẽ phụ thuộc vào các trạng thái đóng ngắt của linh kiện. Xét bộ nghịch lưu áp 3 pha 5 bậc cascade trình bày như

Hình 1, trong quá trình đóng ngắt, quy luật đóng ngắt đối nghịch phải được tuân thủ để tránh bị ngắn mạch:

$$S + S' = 1$$

Theo định nghĩa vec-tơ không gian, tương ứng 125 trạng thái đóng cắt linh kiện ta thu được 66 vị trí vec-tơ không gian của vec-tơ điện áp tạo thành. Trong đó, tại tâm của lục giác có năm trạng thái khác nhau cho cùng vị trí, tại đó là vec-tơ không (0000, 1111, 2222, 3333, 4444). Các trạng thái vec-tơ điện áp được biểu diễn trong giản đồ vec-tơ như Hình 2 trình bày.

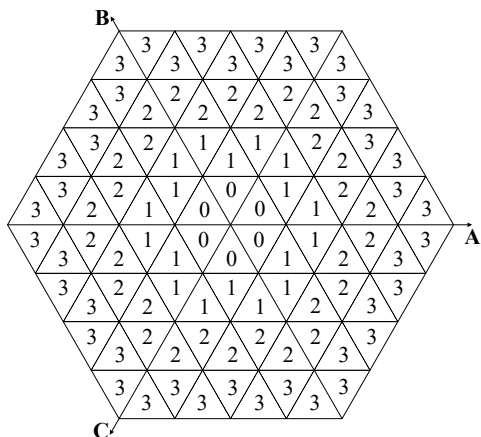
2.2. Giải thuật điều chế vec-tơ không gian cho bộ nghịch lưu ba pha năm bậc

2.2.1. Xác định vị trí của vec-tơ điều khiển trong không gian điện áp 3 pha năm bậc

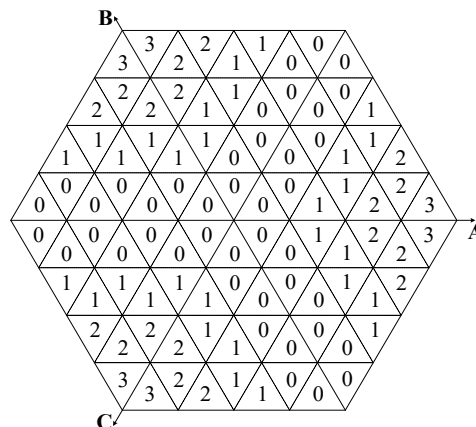
Vec-tơ điều khiển điện áp ba pha của biến được xác định theo biểu thức (1):

$$\vec{V}_{rf} = \begin{cases} v_{ra} = v_m \sin(2\pi ft) + 2 \\ v_{rb} = v_m \sin(2\pi ft + 2\pi / 3) + 2 \\ v_{rc} = v_m \sin(2\pi ft + 4\pi / 3) + 2 \end{cases} \quad (1)$$

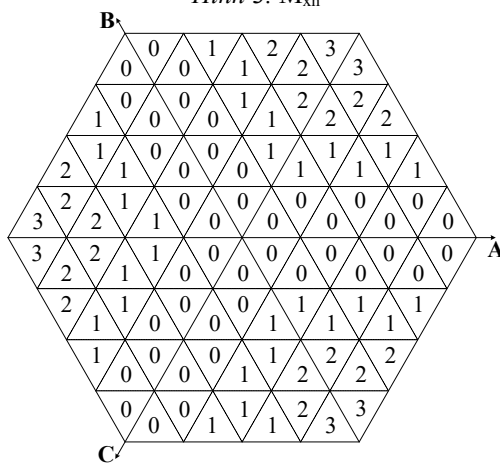
Với v_m là biên độ đỉnh của điện áp điều chế. Gọi n số bậc của điện áp pha ngõ ra, f là tần số điện áp ngõ ra, hệ số điều chế điện áp m_i được trình bày trong phương trình (2):



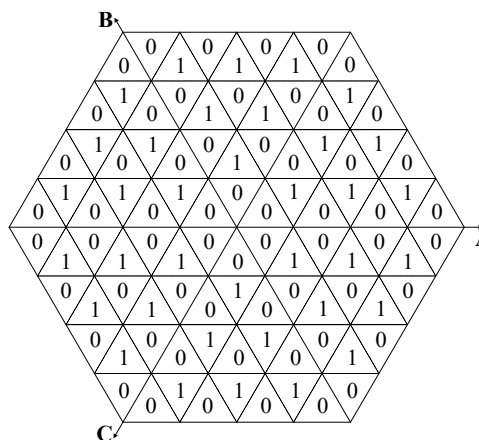
Hình 3. M_{xn}



Hình 4. M_{xd}



Hình 5. M_{dn}



Hình 6. L

Bảng 1. Mối quan hệ giữa hàm Max, Mid, Min trong 6 sec-tơ.

Sec-tơ	1	2	3	4	5	6
v_{ra}	Max	Mid	Min	Min	Mid	Max
v_{rb}	Mid	Max	Max	Mid	Min	Min
v_{rc}	Min	Min	Mid	Max	Max	Mid

$$m_i = \frac{v_m}{(2/\pi).(n-1).V_{dc}} \quad (2)$$

Vec-tơ V_{rf} được định vị trong không gian vec-tơ 3 pha, 5 bậc như Hình 2 bằng cách xác định sec-tơ đang chứa V_{rf} và vị trí của V_{rf} trong các sec-tơ đó. Có tất cả 6 sec-tơ được phân chia. Trong mỗi sec-tơ, các trạng thái chuyển mạch được phân chia thành 16 vùng, và được đánh số từ 1 đến 16. Bằng cách sử dụng phương trình (3) đến (5) và tra

Bảng 1 về mối quan hệ giữa các hàm *Max*, *Mid*, *Min* với vec-tơ tham chiếu, với max là truy tìm giá trị lớn nhất của (v_{ra} , v_{rb} , v_{rc}), hàm mid truy tìm giá trị giữa giá trị lớn nhất và nhỏ nhất (v_{ra} , v_{rb} , v_{rc}), hàm min truy tìm giá trị nhỏ nhất của (v_{ra} , v_{rb} , v_{rc}).

$$Max = \max(v_{ra}, v_{rb}, v_{rc}) \quad (3)$$

$$Min = \min(v_{ra}, v_{rb}, v_{rc}) \quad (4)$$

$$Mid = \text{mid}(v_{ra}, v_{rb}, v_{rc}) \quad (5)$$

$$\begin{aligned} M_{xn} &= \text{Int}(Max - Min) \\ &= \text{Int}[\max(v_{ra}, v_{rb}, v_{rc}) - \min(v_{ra}, v_{rb}, v_{rc})] \end{aligned} \quad (6)$$

$$\begin{aligned} M_{xd} &= \text{Int}(Max - Mid) \\ &= \text{Int}[\max(v_{ra}, v_{rb}, v_{rc}) - \text{mid}(v_{ra}, v_{rb}, v_{rc})] \end{aligned} \quad (7)$$

$$\begin{aligned} M_{dn} &= \text{Int}(Mid - Min) \\ &= \text{Int}[\text{mid}(v_{ra}, v_{rb}, v_{rc}) - \min(v_{ra}, v_{rb}, v_{rc})] \end{aligned} \quad (8)$$

Trong mỗi sec-tơ, cần xác định xem vec-tơ tham chiếu đang thuộc vùng điều chế nào. Không gian điều chế được chia thành 16 vùng độc lập khác nhau, đề xuất sử dụng các giải thuật thông qua các biểu thức (6) đến (8) nhằm tìm kiếm vị trí của vec-tơ tham chiếu. Bằng cách triển khai các biểu thức (6) đến (8) cho tất cả các vùng trong không gian điều chế 3 pha, 5 bậc thì kết quả được trình bày trong các Hình 3 đến Hình 5. Một ví dụ minh họa, giả sử tại thời điểm t , điện áp điều khiển (v_{ra}, v_{rb}, v_{rc}) có giá trị tương ứng là (2,139, 3,079, 0,7819)V, do $v_{rb} > v_{ra} > v_{rc}$ nên vec-tơ điều khiển V_{rf} đang thuộc sec-tơ 2. Các giá trị M_{xn} , M_{xd} , M_{dn} lần lượt là 2,0,1, nên đỉnh vec-tơ điều khiển V_{rf} đang thuộc vùng 6 của sec-tơ 2.

2.2.2. Xác định thời gian dừng tại 3 vec-tơ đỉnh

Thời gian dừng K_1 , K_2 , K_3 tại 3 vec-tơ đỉnh vùng điều chế được thực hiện bằng các phương trình (9) đến (11). Với tham số L được tính theo biểu thức (12) và kết quả được tổng hợp trong Hình 6.

$$K_1 = \begin{cases} 1 + \text{Int}(Max - Min) - (Max - \min) & \text{for } L = 0 \\ 1 + \text{Int}(Mid - Min) - (Mid - Min) & \text{for } L = 1 \end{cases} \quad (9)$$

$$K_2 = \begin{cases} (Max - Min) - \text{Int}(Max - Mid) & \text{for } L = 0 \\ 1 - (Max - Mid) + \text{Int}(Max - Mid) & \text{for } L = 1 \end{cases} \quad (10)$$

$$\begin{aligned} K_3 &= 1 - K_1 - K_2 \\ &= \begin{cases} (Mid - Min) - \text{Int}(Mid - Min) & \text{for } L = 0 \\ (Max - Min) - \text{Int}(Max - Mid) & \text{for } L = 1 \end{cases} \end{aligned} \quad (11)$$

$$L = \text{Int}(\text{Max} - \text{Min}) - \text{Int}(\text{Mid} - \text{Min}) - \text{Int}(\text{Max} - \text{Mid}) \quad (12)$$

2.3. Giải thuật giảm áp common mode cho bộ nghịch lưu 3 pha 5 bậc cascade

Điện áp của pha a đến tâm nguồn được xác định theo phương trình (13):

$$V_{AG} = V_d (S_{1X} + S_{2X} + S_{3X} + S_{4X} - 2) \quad (13)$$

Đặt S_X là tổ hợp trạng thái điều khiển các khóa công suất của pha $X (X = a, b, c)$ (14), vec-tơ đóng cắt 3 pha là \vec{v} được xác định theo phương trình (15).

$$S_X = (S_{1X} + S_{2X} + S_{3X} + S_{4X} - 2) \quad (14)$$

$$\vec{v} = (S_A, S_B, S_C) \quad (15)$$

Điện áp common mode phát sinh là điện áp giữa điểm N và G trong mô hình

Hình 1 trình bày được xác định theo công thức (16):

$$V_{NG} = V_{cmm} = V_{dc} \frac{S_A + S_B + S_C - 6}{3} \quad (16)$$

Điện áp common mode phát sinh tùy theo trạng thái của $S = (S_A + S_B + S_C)$ được trình bày trong Bảng 2. Trong trường hợp $S = 5, 6, 7$ biên độ điện áp common mode nằm trong giới hạn $\pm 1/3 V_{dc}$. Vec-tơ không gian 3 pha 5 bậc trong Hình 2 được lược bỏ các trạng thái làm phát sinh biên độ điện áp common mode cao như trình bày ở Hình 7.

Từ Bảng 2, điện áp common mode phát sinh có biên độ từ $-(5/3) * V_{dc}$ đến $+(5/3) * V_{dc}$. Triệt tiêu điện áp common mode (điện áp common mode bằng 0) đòi hỏi kỹ thuật phức tạp và không khả thi trong nhiều trường hợp. Chính vì vậy, khả dĩ nhất là kiểm soát điện áp common mode trong một phạm vi giới hạn. Có thể thấy được các vec-tơ đóng cắt sinh ra điện áp common mode thấp nhất là các trường hợp mà vec-tơ $\vec{v} = (S_A, S_B, S_C)$ có như (17) trình bày:

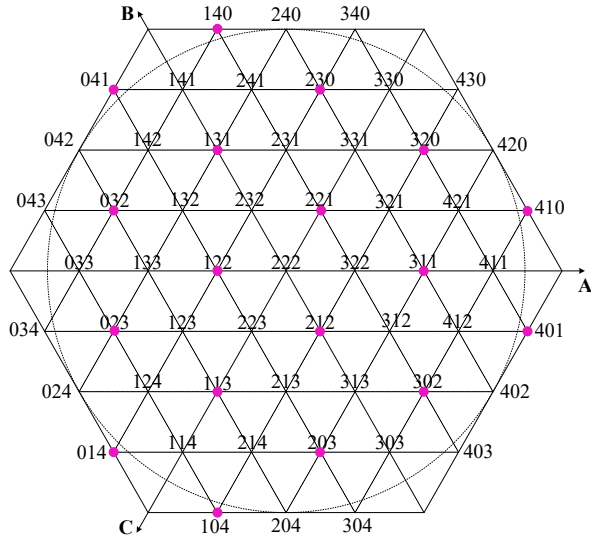
$$\begin{aligned} S_A + S_B + S_C &= 5 \\ S_A + S_B + S_C &= 6 \\ S_A + S_B + S_C &= 7 \end{aligned} \quad (17)$$

Do đó, từ giản đồ vec-tơ điện áp Hình 2 ban đầu, loại bỏ các vec-tơ điện áp không thỏa điều kiện và thu được giản đồ vec-tơ điện áp mới như Hình 7.

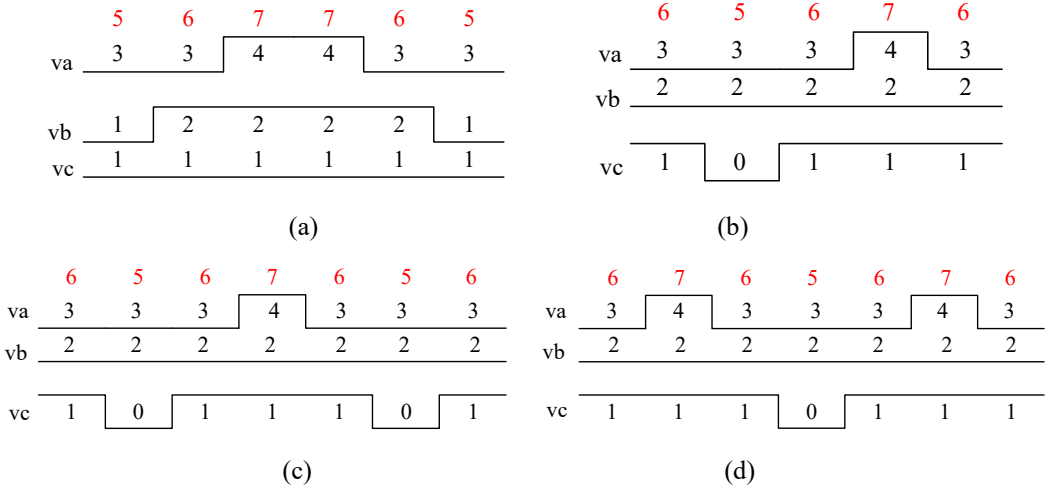
Với 52 vec-tơ đóng cắt thỏa điều kiện, phương pháp điều chế xung chuyển mạch thông thường, trong mỗi chu kỳ PWM, sử dụng các vec-tơ nên có giá trị $S = 5$, trạng thái chuyển mạch lần lượt sẽ là 5-6-7-7-6-5. Một ví dụ minh họa, vec-tơ V_{rf} đang ở vùng 6 của sec-tơ 1, điện áp ngõ ra được điều chế từ tổ hợp 3 vec-tơ (3,1,1), (3,2,1) và (4,2,1); trạng thái chuyển mạch được trình bày trong Hình 8a.

Bảng 2. Mối quan hệ giữa S_A, S_B, S_C với giá trị điện áp common mode

$S_A + S_B + S_C$	Vcmm	$S_A + S_B + S_C$	Vcmm
0	$-2V_{dc}$	8	$2/3V_{dc}$
1	$-5/3V_{dc}$	9	V_{dc}
2	$-4/3V_{dc}$	10	$4/3V_{dc}$
3	$-V_{dc}$	11	$5/3V_{dc}$
4	$-2/3V_{dc}$	12	$2V_{dc}$
5	$-1/3V_{dc}$		
6	$0V_{dc}$		
7	$1/3V_{dc}$		



Hình 7. Vec-tơ không gian 3 pha 5 bậc làm giảm Vcm



Hình 8. Các trạng thái chuyển mạch từ vùng 6 sang vùng 7 sec-tơ 1 của vec-tơ tham chiếu

Khi vec-tơ V_{rf} chuyển từ vùng 6 sang vùng 7 sec-tơ 1, vec-tơ nền (3,1,1) chuyển sang (3,2,0), S_B chuyển từ 1 lên 2, S_C chuyển từ 1 xuống 0, điện áp dây u_{bc} có thay đổi $2V_{dc}$. Điều tương tự cũng xuất hiện khi vec-tơ V_{rf} chuyển từ vùng 9 sec-tơ 1 sang vùng 5 sec-tơ 2, vec-tơ nền (3,2,0) chuyển sang (2,3,0), S_A chuyển từ 3 xuống 2, S_B chuyển từ 2 lên 3, điện áp dây u_{ab} có thay đổi $2V_{dc}$.

Nhằm tránh các trạng thái chuyển mạch xuất hiện sự thay đổi điện áp của 2 pha có biên độ $2V_{dc}$, gây ra tress điện áp dây, một đề xuất được áp dụng bằng cách bổ sung các vec-tơ nền có $S = 6$. Trạng thái chuyển mạch của nghịch lưu 3 pha 5 bậc có thể là 5-6-7-7-6-5 hoặc 6-5-6-7-6. Giả sử vec-tơ V_{rf} đang ở vị trí vùng 6 trong sec-tơ 1, điện áp ngõ ra được điều chế từ tổ hợp 3 vec-tơ (3,1,1), (3,2,1) và (4,2,1), trạng thái chuyển mạch được trình bày trong Hình 9. Trong trường hợp V_{rf} chuyển sang vùng 7 sec-tơ 1, có 3 trình tự chuyển mạch có thể áp dụng là 6-5-6-7-6 như Hình 8b, 6-5-6-7-6-5-6 như Hình 8c, 6-7-6-5-6-7-6 như Hình 8d. Trong 3 phương án điều chế xung chuyển mạch, phương pháp triển khai theo Hình 8c,d cho thấy có một pha chuyển mạch 2 lần trong một chu kỳ chuyển mạch. Trên quan điểm chọn lựa số lần chuyển mạch thấp nhất trong một chu kỳ đóng cắt, nghiên cứu này đề xuất sử dụng xung PWM bất đối xứng (ASPWM - Asymmetrical Pulse Width Modulation) cho các vec-tơ nền có $S = 6$ và xung PWM đối xứng cho các vec-tơ nền có $S = 5$ như Hình 8a trình bày. Trong trường hợp vec-tơ V_{rf} chuyển sang vùng 7, vec-tơ nền chuyển từ (3,1,1) sang (3,2,1), chỉ có S_B của pha b thay đổi từ 1 sang 2, điện áp dây chỉ biến thiên trong khoảng $1V_{dc}$. Với phương pháp PWM đề xuất nhằm giữ biên độ điện áp common mode nằm trong giới hạn $\pm 1/3V_{dc}$, trong mỗi chu kỳ xung PWM, 2 trong 3 pha thực hiện

một lần chuyển mạch, một pha còn lại không thực hiện chuyển mạch. Như vậy, trong một chu kỳ PWM, mỗi pha chỉ chuyển mạch nhiều nhất là một lần, vấn đề tổn thất công suất trong quá trình đóng cắt được đảm bảo.

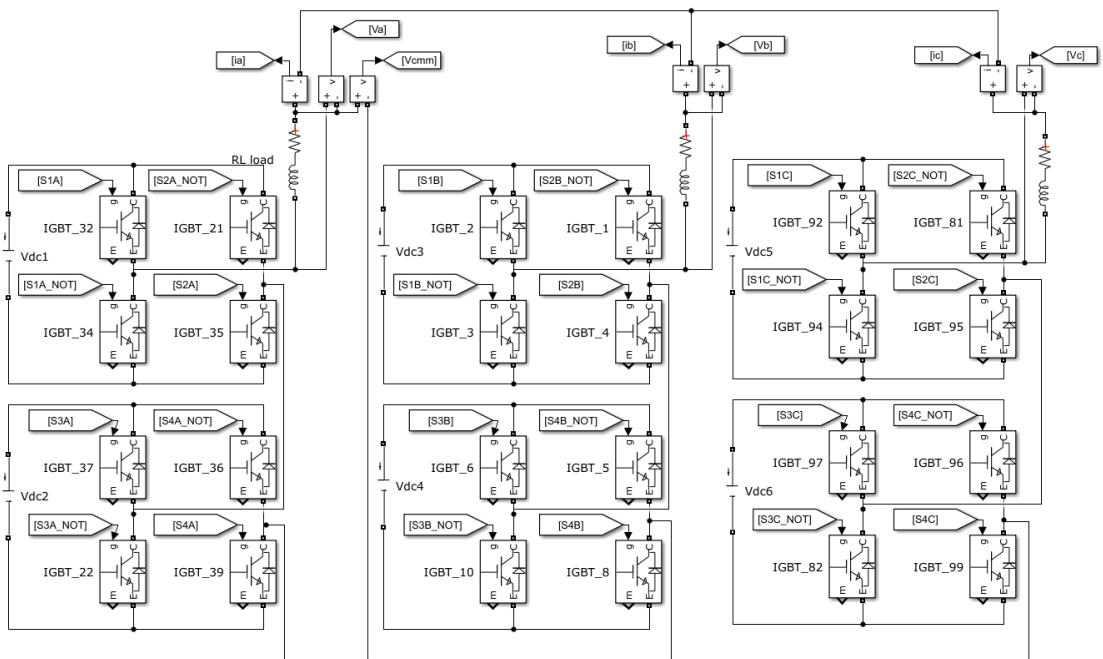
3. KẾT QUẢ NGHIÊN CỨU VÀ THẢO LUẬN

3.1. Cấu hình và thông số mô phỏng

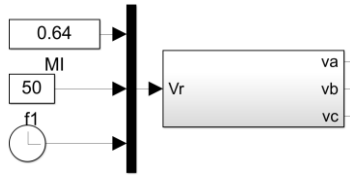
Bảng 3. Thông số mô phỏng bộ nghịch lưu 3 pha 5 bậc cascade giảm điện áp common mode

Tham số	Ký hiệu	Đơn vị	Giá trị
Cuộn cảm	L	H	0,01
Điện trở tải	R	Ω	10
Điện áp mô-đun	V_{dc}	V	100
Tần số chuyển mạch	f_{sw}	kHz	10
Tần số điện áp tham chiếu	f_r	Hz	50
Thời gian lấy mẫu	T_s	s	1e-6

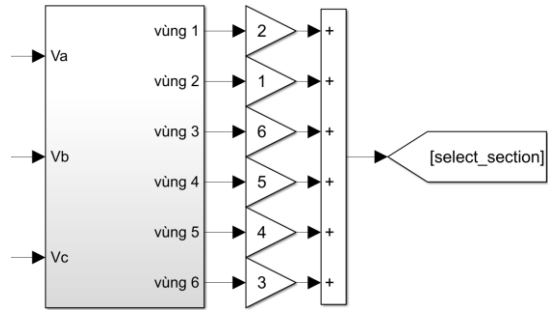
Các đề xuất được kiểm chứng thông qua mô hình mô phỏng trên phần mềm Matlab/Simulink. Bộ nghịch lưu ba pha năm bậc được cấu tạo từ 2 mô-đun cascade cho mỗi pha, mỗi mô-đun có 1 nguồn một chiều độc lập có giá trị bằng nhau và bằng V_{dc} . Mô phỏng được tiến hành với tải RL, các thông số chính trong quá trình mô phỏng được trình bày trong Bảng 3. Kết quả mô phỏng nhằm kiểm chứng khả năng điều chế điện áp theo điện áp tham chiếu đảm bảo điện áp common mode trong giới hạn. Phương pháp SVPWM với xung đối xứng, bất đối xứng, kỹ thuật CPWM được áp dụng trong quá trình mô phỏng nhằm đánh giá, so sánh về độ biến thiên điện áp dây theo thời gian, độ méo dạng sóng hài tổng, tổn thất công suất. Các Hình 9 đến Hình 13 trình bày các khối chính trong mô hình mô phỏng trên phần mềm Matlab/Simulink.



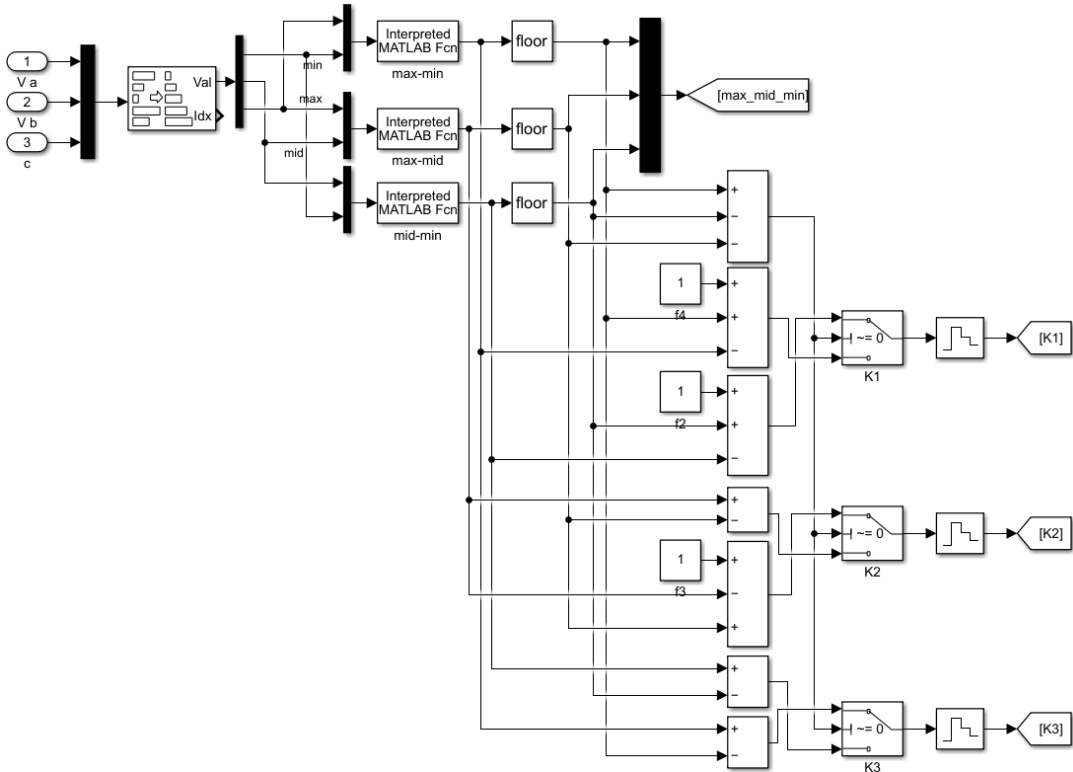
Hình 9. Mô phỏng kết nối IGBT 3 pha 5 bậc cascade



Hình 10. Điện áp tham chiếu 3 pha



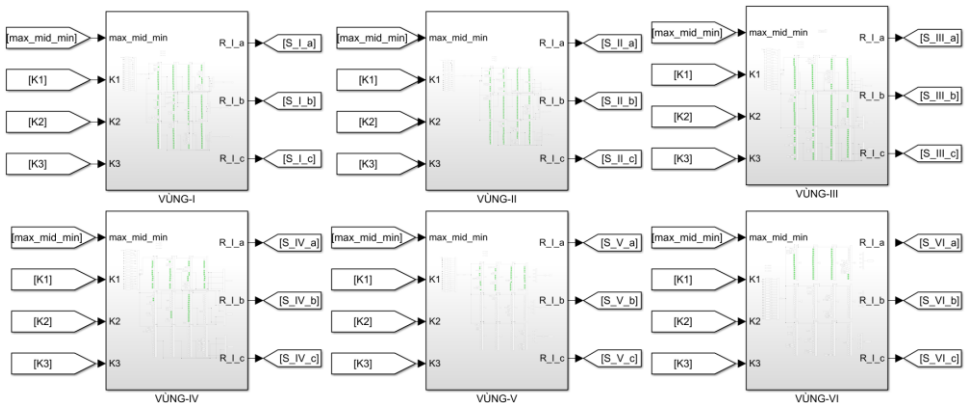
Hình 11. Tính toán sector



Hình 12. Tính toán các tham số max, mid, min, thời gian chuyển mạch

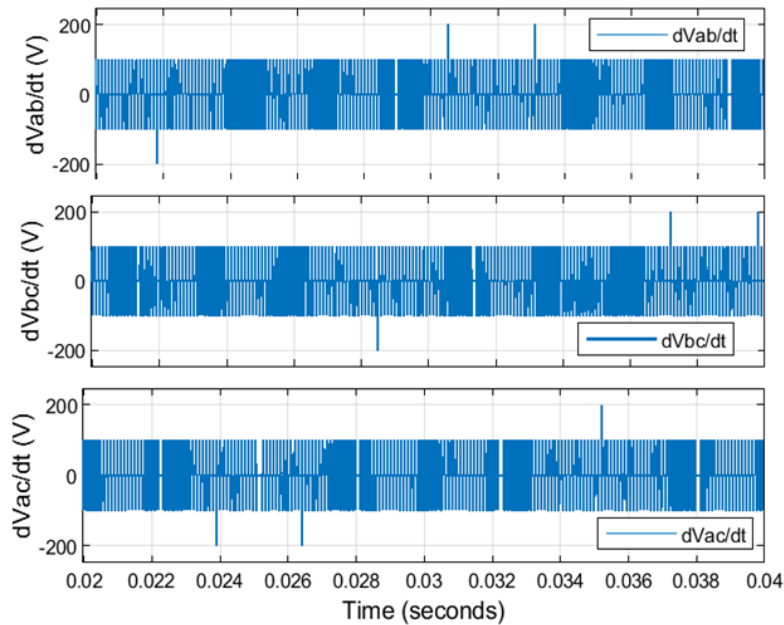
3.2. Kết quả mô phỏng

3.2.1. Điện áp common mode và độ biến thiên điện áp dây ngõ ra

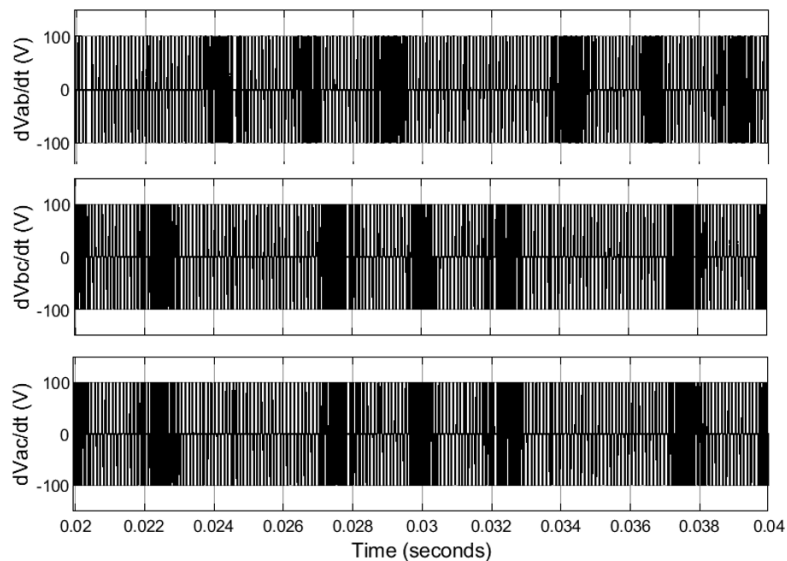


Hình 13. Tính toán vector chuyển mạch

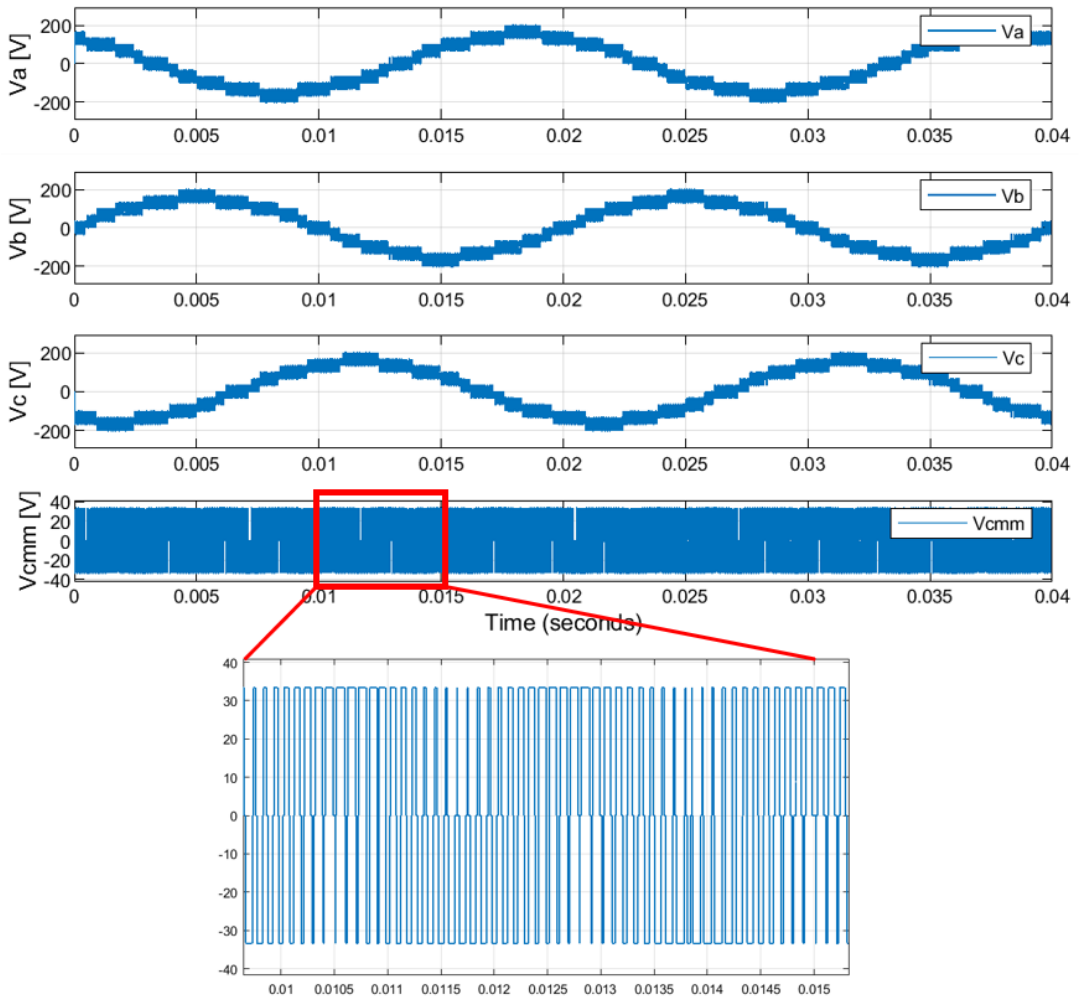
Mô phỏng được khảo sát trong trường hợp sử dụng quá trình chuyển mạch thông thường và giải thuật đề xuất. Hình 14 trình bày độ biến thiên điện áp dây ngõ ra khi sử dụng giải thuật chuyển mạch thông thường. Với hệ số điều chế 0.64, trong một chu kỳ điện áp điều chế, điện áp dây ngõ ra xuất hiện 3 trạng thái dv/dt có biên độ 200V. Tại các trạng thái làm phát sinh điện áp chuyển mạch tăng cao 2 lần đòi hỏi các linh kiện đóng cắt phải có điện áp định mức cao hơn một lần điện áp cấp nguồn cho mô-đun. Trong khi đó, với phương pháp chuyển mạch ASPWM đề xuất, độ biến thiên điện áp dây của ngõ ra chỉ là 100 V như Hình 15 trình bày. Trong toàn bộ quá trình điều chế với các hệ số điều chế thay đổi, độ biến thiên điện áp dây luôn được kiểm soát ở giá trị một lần điện áp cung cấp nguồn cho mô-đun, điều này cho phép việc lựa chọn linh kiện có điện áp chuyển mạch chỉ cần bằng một lần điện áp một bậc. Các kết quả mô phỏng cho thấy cơ sở lý luận về xung chuyển mạch là phù hợp. Hình 16 trình bày điện áp dây 3 pha ngõ ra và điện áp common mode phát sinh giữa tâm của pha tải và tâm nguồn một chiều trong trường hợp sử dụng xung ASPWM đề xuất. Điện áp ngõ ra đáp ứng tốt theo hệ số điều chế, điện áp common mode có biên độ trong phạm vi $\pm 1/3 * 100V$, phù hợp với lý luận ban đầu.



Hình 14. Biến biên điện áp dây 3 pha ngõ ra với phương pháp thông thường

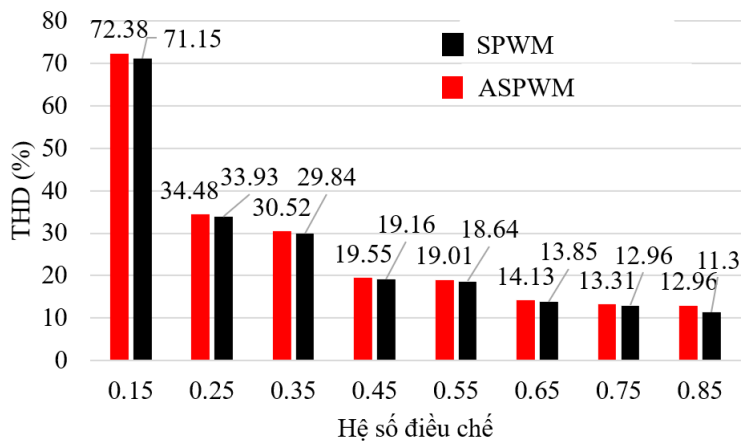


Hình 15. Biến biên điện áp dây 3 pha ngõ ra với phương pháp đề xuất

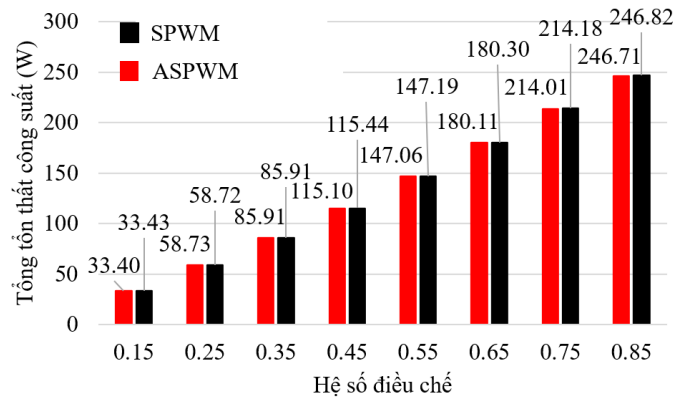


Hình 16. Điện áp dây 3 pha ngõ ra và điện áp common mode với phương pháp ASPWM

3.2.2. Đánh giá tổn thất công suất và độ méo dạng hài tổng



Hình 17. Độ méo dạng điện áp ngõ ra giữa phương pháp SPWM và phương pháp ASPWM



Hình 18. Tổng tổn thất công suất giữa phương pháp SPWM và phương pháp ASPWM

Hình 17 trình bày kết quả khảo sát về độ méo dạng hài tổng của điện áp pha ngõ ra trong trường hợp sử dụng phương pháp sin PWM (SPWM - Sin Pulse Width Modulation) và xung PWM bất đối xứng. Khảo sát tiến hành với hệ số điều chế từ 0,15 đến 0,85. Kết quả phân tích phổ cho thấy, phương pháp ASPWM có độ méo dạng hài tổng chênh lệch rất nhỏ so với phương pháp SPWM. Với ưu thế không làm phát sinh điện áp dây chuyển mạch lớn, đảm bảo điện áp common mode nằm trong giới hạn cho phép, phương pháp đề xuất hoàn toàn đáp ứng tốt trong các hệ thống chuyển đổi năng lượng. Trong khi đó, Hình 18 trình bày khảo sát tổn thất công suất trong hai trường hợp: SPWM và ASPWM. Quá trình đánh giá tổn thất công suất được kiểm chứng trên mô hình nhiệt của Plecs. Bằng việc nhúng mô hình nhiệt của các khóa công suất trên phần mềm Plecs vào mô hình mô phỏng trên Matlab/Simulink, thông tin về tổn thất công suất sẽ được phân tích và đánh giá. Tổng tổn thất công suất trong các bộ biến đổi công suất bao gồm hai thành phần chính là tổn thất điện dẫn và tổn thất chuyển mạch. Kết quả mô phỏng cho thấy, tổng tổn thất công suất của hai phương pháp là tương đương nhau trong mọi khoảng giá trị điều chế từ 0,15 đến 0,85.

4. KẾT LUẬN

Bài báo đã trình bày giảm điện áp common mode cho bộ nghịch lưu 3 pha 5 bậc cascade dùng kỹ thuật điều chế vec-tơ không gian. Nghiên cứu đã xem xét vấn đề biến thiên điện áp dây ngõ ra và đánh giá tổn thất công suất cũng như độ méo dạng hài tổng giữa phương pháp đề xuất với phương pháp SPWM. Các kết quả mô phỏng cho thấy các giải thuật và phương pháp đề xuất là hoàn toàn phù hợp và có thể áp dụng triển khai. Nghiên cứu mới chỉ dừng lại ở kết quả mô phỏng trên Matlab/Simulink, cần phải có những nghiên cứu thực nghiệm để kiểm chứng. Kết quả sẽ được tiến hành và công bố trong thời gian tới.

Lời cảm ơn: Nghiên cứu này do Trường Đại học Công Thương Thành phố Hồ Chí Minh tài trợ (Hợp đồng số 255/HĐ-ĐCT ngày 15 tháng 11 năm 2022).

TÀI LIỆU THAM KHẢO

1. Malidarreh, P. B.; Khaburi, D. A.; and Rodriguez, J. - Capacitor voltage imbalance reduction in flying capacitor modular multilevel converters by using model predictive control. 2020 11th Power Electron. Drive Syst. Technol. Conf. PEDSTC. (2020) 2–5.
2. Peng, H.; Wang, Y.; Lv, Z.; Deng, Y.; He, X.; and R. Zhao. - Capacitor voltage balancing based on fundamental frequency sorting algorithm for modular multilevel converter. 2014 IEEE Energy Convers. Congr. Expo. ECCE 2014 (2014) 1639–1644.
3. Celikovic, J.; Das, R.; Le, H. P.; and Maksimovic, D. - Modeling of capacitor voltage imbalance in flying capacitor multilevel DC-DC converters. 2019 IEEE 20th Work. Control Model. Power Electron. COMPEL 2019 (2019) 1–8.
4. Phan, Q.D.; Gateau, G.; Nguyen, P.C.; Cousineau, M.; To, H.P.; Nguyen, B.A.; Veit, L.; De Milly, R.; Hillesheim, M.M. - A fast, decentralized, self-aligned carrier method for

- multicellular converters. *Appl. Sci.* **11** (2021) 1–34.
5. Dhayalini, K; and Vinothini, N. - Design of multilevel inverter using nearest level control Technique with reduced power switches. *Proceedings of the 4th International Conference on Electrical Energy Systems, ICEES 2018* (2018) 568–571.
 6. Park, C.; Seo, I.; Negesse, B. B.; Yoon, J.; and Kim, J. - A study on common mode voltage reduction strategies according to modulation methods in modular multilevel converter. *Energies* **14** (6) (2021) 1-21. <https://doi.org/10.3390/en14061607>
 7. Pham, K; and Nguyen, N. - Pulse-width modulation strategy for common mode voltage elimination with reduced common mode voltage spikes in multilevel inverters with extension to over-modulation mode. *Journal of Power Electronics* **19** (3) (2019) 727–743. <https://doi.org/10.6113/JPE.2019.19.3.727>
 8. Yang, Y.; Mao, C.; and Wang, D. Modeling and Analysis of the Common Mode Voltage in a Cascaded H-Bridge Electronic Power Transformer. *Energies* **2017** **10** (2017) 1-16.
 9. Lopez, O. Space-Vector PWM with Common-Mode Voltage Elimination for Multiphase Drives,” *IEEE Trans. Power Electron.* **31** (2016) 8151–8161.
 10. Zhu, R; and Wu, X. Simplified SVPWM that Integrates Overmodulation and Neutral Point Potential Control. **14** (2014) 926–936.
 11. Parkhi, J. M; and Dhattrak, R. K. - Reduction of common mode voltage in ac drives using multilevel inverter. *International Journal of Engineering Research and Applications (IJERA)* **3** (4) (2013) 212–218.
 12. N, L. H. Bang; N, V Nho; N, K. T. Tam; and N, M. Dung. - A phase shifted PWM Technique for common- mode voltage reduction in five level H-bridge cascaded inverter. *International Conference and Utility Exhibition 2014 on Green Energy for Sustainable Development. ICUE 2014* (2014) 1-7. <https://www.researchgate.net/publication/263412640>
 13. Quách Thanh Hải; Lê Thị Lý; Trương Việt Anh - Đề xuất kỹ thuật điều chế triệt tiêu điện áp common mode cho nghịch lưu cascade 3 pha 5 bậc. *Tạp chí Khoa học & Công nghệ Trường Đại học Công nghiệp Hà Nội* số 54 (10/2019) 10-15.
 14. Nguyen Van Quan; Nguyen Van Nho; and Duong Hoai Nghia - Kỹ thuật điều khiển PWM giảm áp common mode cho nghịch lưu cascade đa bậc. *Tuyển tập công trình HNKH toàn quốc lần thứ 3 về điều khiển & Tự động hoá VCCA* (2015).
 15. Trần Hùng Cường, Phạm Việt Phương, Trần Trọng Minh - Điều chế vector không gian với số mức bất kỳ đảm bảo tối ưu quá trình chuyển mạch và thành phần sóng hài trong bộ biến đổi đa mức MMC, *Measurement, Control, and Automation* **24** (1) (2021) 35-42.
 16. Chikondra, B.; Muduli, U. R; and Behera, R. K. - Performance comparison of five-phase three-level NPC to five-phase two-level VSI. *IEEE Trans. Ind. Appl.* **56** (2020) 3767–3775.
 17. Wang, Z.; Wang, Y.; Chen, J.; and Hu, Y. - Decoupled vector space decomposition based space vector modulation for dual three-phase three-level motor drives. *IEEE Trans. Power Electron.* **33** (2018) 10683–10697.
 18. Luna, B. E. D. O. B.; Jacobina C. B.; Oliveira, A. C.; and Da Silva, I. R. F. M. P. - Modeling and control of the modular multilevel cascade converter based on chopper-cells for grid-connected photovoltaic systems. *2015 IEEE Energy Convers. Congr. Expo. ECCE 2015.* (2015) 6877-6880.
 19. Rodríguez, J.; Bernet, S.; Pontt, B. Wu, J. O; and Kouro, S. - Multilevel voltage-source-converter topologies for industrial medium-voltage drives. *IEEE Trans. Ind. Electron.* **54** (2007) 2930-2945.
 20. Leon, J. I.; Vazquez, S.; Watson, A. J.; Franquelo, L. G.; Wheeler, P. W.; and Carrasco, J. M. - Feed-forward space vector modulation for single-phase multilevel cascaded converters with any DC voltage ratio. *IEEE Trans. Ind. Electron.* **56** (2009) 315–325.
 21. Le, D. D.; Lee, D. C.; and Kim, H. G. - Three-phase flying-capacitor MMC with six coupled inductors, *J. Power Electron.* **20** (2020) 916–925.

22. Roknuzzaman, M.; Yamaji, T.; Nakata, H.; and Hamasaki, S. I. - Power flow control using modular multilevel converter with circulating current control for 3-phase AC/AC conversion. 23rd Int. Conf. Electr. Mach. Syst. ICEMS 2020 (2020) 597–602.
23. Mora, A. - Model-predictive-control-based capacitor voltage balancing strategies for modular multilevel converters. IEEE Trans. Ind. Electron. **66** (2019) 2432–2443.
24. Arazm, S.; Vahedi, H.; and Al-Haddad, K. - Generalized phase-shift pulse width modulation for multi-level converters. 2018 IEEE Electr. Power Energy Conf. EPEC 2018. (2018) 1–6.
25. López, Ó.; Álvarez, J.; Doval-Gandoy, J.; Freijedo, F.; Nogueiras, A.; and Peñalver, C. M. - Multilevel multiphase space vector PWM algorithm applied to three-phase converters. IECON Proc. Industrial Electron. Conf. **55** (2008) 3290–3295.
26. Trivedi, T.; Agarwal, P.; Jadeja, R.; and Bhatt, P. - FPGA based implementation of simplified space vector PWM algorithm for multilevel inverter fed induction motor drives. Int. J. Electr. Comput. Eng. **9** (2015) 922–927.
27. Dujic, D.; Grandi, G.; Jones, M.; and Levi, E. - A space vector PWM scheme for multifrequency output voltage generation with multiphase voltage-source inverters. IEEE Trans. Ind. Electron. **55** (2008) 1943–1955.
28. Oleschuk, V.; Bojoi, R.; Profumo, F.; Tenconi, A.; and Stankovic, A. M. - Multifunctional six-phase motor drives with algorithms of synchronized PWM. IECON Proc. Industrial Electron. Conf. (2006) 1852–1859.
29. N, V Nho; Youn, M. - Comprehensive study on space-vector-PWM and carrier-based-PWM correlation in multilevel inverters. IEE Proceedings - Electric Power Applications. **153** (2006) 149-158.

ABSTRACT

SPACE VECTOR MODULATION TECHNIQUE FOR COMMON-MODE VOLTAGE REDUCTION IN A 3 PHASE 5 LEVEL INVERTER

Xuan Tuyet Tran Thi, Phu Cong Nguyen*

Ho Chi Minh City University of Industry and Trade

*Email: *congnp@huit.edu.vn*

This paper presents a switching pulse modulation method to ensure that the common mode voltage on a 3-phase 5-level cascade inverter is within $\pm 1/3$ times of the power supply voltage to the module. The method developed is based on the technique of selecting combinations of switching vectors that produce a voltage value between the center of the load phase and the center of the source phase within the allowable limits. Line voltage variation is considered during the selection of the switching pulse sequence, ensuring the lowest value of line voltage variation over time. The results are verified and evaluated on the simulation model using Matlab/Simulink and Plecs software.

Keywords: SVPWM (Space Vector Pulse Width Modulation), cascade multi-level power converter, reduced common mode voltage, multi-level inverter.